

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-276116

(43)Date of publication of application : 30.09.1994

JC997 U.S. PTO
10/073417
02/13/02

(51)Int.Cl. H04B 1/26
H04B 1/16

(21)Application number : 05-060350

(71)Applicant : PIONEER ELECTRON CORP

(22)Date of filing : 19.03.1993

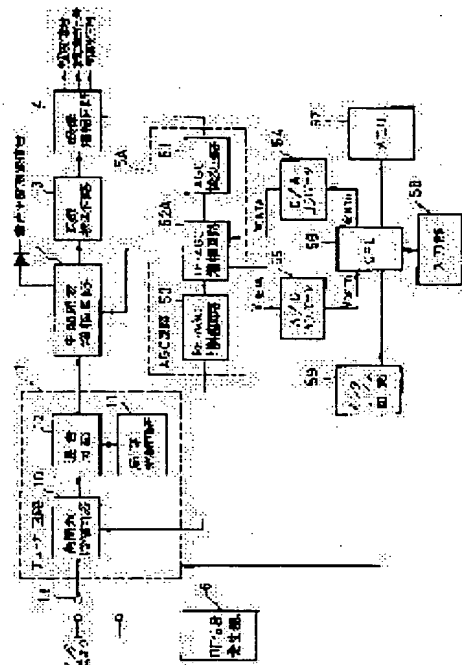
(72)Inventor : KATO HIDENOBU
KAMIJO HIROYUKI

(54) AGC CIRCUIT

(57)Abstract:

PURPOSE: To maintain a constant AGC starting level without regard to inter-channel level deviation which is generated by the characteristic of transistor element, inter-level connection, etc., by setting the AGC starting level to each channel.

CONSTITUTION: An RF signal generator 6 is connected to a terminal 1t to provide all the channels with the RF signal of a prescribed level corresponding to the AGC starting level which is desired to set. When the channel number to be set is inputted from an input part 58, CPU 56 makes a tuner circuit 1 tune-operate, decides a control digital VCNTD so as to set an AGC detection signal VDETA outputted from an AGC detecting circuit 51 to be a prescribed value and stores VCNTD in a memory 57 as AGC starting level setting data. After setting the AGC starting level is finished in all the necessary channels, a signal from a center station is inputted to a terminal 1t. Then, AGC starting level data corresponding to a tuned channel is read from the memory 57 to control the AGC starting level to be constant.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

Japanese Publication of Unexamined Patent Application
No. 276116/1994 (Tokukaihei 6-276116)

A. Relevance of the Above-Identified Document

This document has relevance to claims 1, 2, 6, 7, 8, 9, 10, 12, 13, and 14 of the present application.

B. Translation of the Relevant Passages of the Document

[PRIOR ART]

...

[0010]

When the level of the AGC detection signal which appears at this time is a voltage V_a as shown in Figure 3, which is greater than the threshold level V_{th} , the level of the AGC detection signal in a case where an actual RF signal having fluctuating input levels is supplied to the terminal 1t has a property shown by a broken line V_{DETa} , which is a line drawn by shifting the solid line V_{DET} , showing the level property of the correct AGC detection signal, to the positive direction of the voltage level V . According to the AGC detection signal having the property of the broken line V_{DETa} , since its level is greater than

THIS PAGE BLANK (USPTO)

Page 2

the solid line V_{DET} , smaller RF signal input level supplied to the terminal it can reach the threshold level V_{th} . With this structure, the RF signal input level where the AGC operation is started moves from E_0 to E_a , and the level of the RF AGC signal also rises as shown by a broken line V_{RFa} , faster than the ideal property shown by the solid line V_{RF} . The broken line V_{RFa} takes the form just like the solid line V_{RF} being shifted to the negative direction of the RF signal input level E .

...

[PROBLEMS TO BE SOLVED BY THE INVENTION]

The present invention has been devised in view of the above-mentioned problems, and its object is to provide an AGC circuit having a constant AGC start level regardless of an inter-channel level deviation caused due to a property of an element such as a transistor, etc. and interstage connection, etc. in a receiver.

[0016]

[MEANS TO SOLVE THE PROBLEMS]

An AGC circuit in accordance with the present invention, which is an AGC circuit for controlling a gain of a receiver having a tuner for amplifying a high frequency signal and converting it to an

THIS PAGE BLANK (USPTO)

intermediate frequency signal and an intermediate frequency amplification circuit for amplifying the intermediate frequency signal supplied from the tuner, is characterized by including:

receiving level signal generation means for outputting a receiving level signal having a level in accordance with an input level of the high frequency signal; and

gain control means for changing gain(s) of the tuner and/or the intermediate frequency amplification circuit based on the level of the receiving level signal,

wherein the gain control means sets a level of the receiving level signal when the high frequency signal of a predetermined input level is inputted, at a predetermined direct current level for each channel.

[0017]

Besides, the AGC circuit in accordance with the present invention, which is an AGC circuit for controlling a gain of a receiver having a tuner for amplifying a high frequency signal and converting it to an intermediate frequency signal and an intermediate frequency amplification circuit for amplifying the intermediate frequency signal supplied

THIS PAGE BLANK (USPTO)

from the tuner, is characterized by including:

receiving level signal generation means for outputting a receiving level signal having a level in accordance with an input level of the high frequency signal; and

gain control means for changing gain(s) of the tuner and/or the intermediate frequency amplification circuit based on the level of the receiving level signal,

the gain control means including storage means for storing control data corresponding to a difference between the level of the receiving level signal and the predetermined direct current level when the high frequency signal of the predetermined input level is inputted, for each predetermined channel,

wherein the AGC circuit reads out the predetermined channel and the control data from the storage means in response to direction for channel selection directed together with a specified channel;

selects the read out predetermined channel in the tuner, changes a direct current level of the receiving level signal in accordance with the read out control data, and holds a level of the receiving level signal at this point of time; and

HIS PAGE BLANK (USPTO)

selects the specified channel in the tuner, and controls the direct current level of the receiving level signal so as to coincide a level of the receiving level signal at this point of time with the level of the receiving level signal held when selecting the predetermined channel.

...

[EMBODIMENTS]

...

[0024]

...

Here, a base input voltage V_{DETA} of the amplification transistor Q3 carries the AGC detection signal as explained in the foregoing prior art, and the threshold level V_{th} is determined by the IF-AGC amplification transistor Q3 and its peripheral circuit. Further, a variable voltage circuit 521 controls a direct current level of the AGC detection signal, and supplies a direct current level corresponding to a control signal V_{CNTA} from the D/A converter 54 to the AGC detection signal.

...

[EFFECTS OF THE PRESENT INVENTION]

...

The AGC circuit in accordance with the present

THIS PAGE BLANK (USPTO)

invention, by means of gain control means for changing gain(s) of the tuner and/or the intermediate frequency amplification circuit based on a receiving level signal showing an input level of a supplied high frequency signal, stores control data corresponding to a difference between the level of the receiving level signal and the predetermined direct current level when the high frequency signal of the predetermined input level is inputted, for each predetermined channel;

reads out the stored predetermined channel and control data in response to direction for channel selection directed together with a specified channel;

selects the read out predetermined channel in the tuner, changes a direct current level of the receiving level signal in accordance with the read out control data, and holds a level of the receiving level signal at this point of time; and

selects the specified channel in the tuner, and changes the direct current level of the receiving level signal so as to coincide a level of the receiving level signal at this point of time with the level of the receiving level signal held when selecting the predetermined channel.

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-276116

(43)公開日 平成6年(1994)9月30日

(51)Int.Cl.⁵

H 0 4 B 1/26
1/16

識別記号

H

庁内整理番号

R 2116-5K

F I

技術表示箇所

審査請求 未請求 請求項の数 5 O L (全 18 頁)

(21)出願番号 特願平5-60350

(22)出願日 平成5年(1993)3月19日

(71)出願人 000005016

パイオニア株式会社

東京都目黒区目黒1丁目4番1号

(72)発明者 加藤 秀伸

東京都大田区大森西4丁目15番5号パイオ
ニア株式会社大森工場内

(72)発明者 上條 博之

東京都大田区大森西4丁目15番5号パイオ
ニア株式会社大森工場内

(74)代理人 弁理士 藤村 元彦

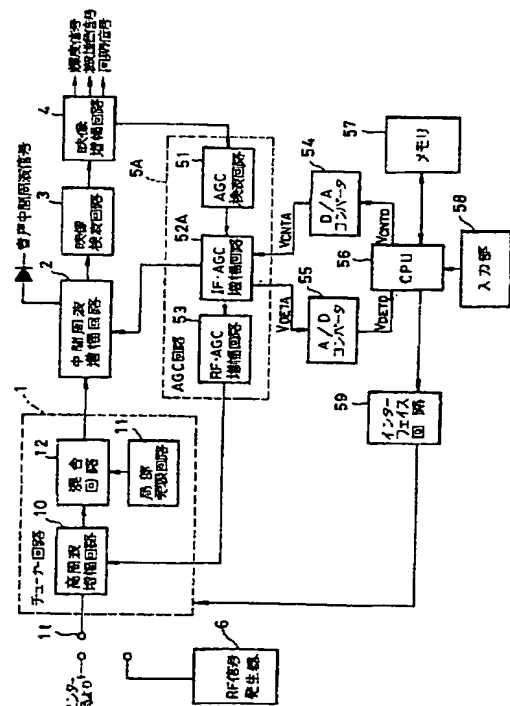
(54)【発明の名称】 AGC回路

(57)【要約】

【目的】 受信機内におけるトランジスタ等の素子の特性や段間結合等によって生じるチャンネル間レベル偏差に拘らず、常に一定なAGC開始レベルを維持する。

【構成】 高周波信号を増幅してこれを中間周波信号に変換するチューナー1と、この中間周波信号を増幅する中間周波増幅回路2とを有する受信機のAGC回路であって、高周波信号の入力レベルに応じたレベルを有する受信レベル信号を出力する受信レベル信号生成手段51と、受信レベル信号のレベルに基づいてチューナー及び／または中間周波増幅回路の利得を変化せしめる利得制御手段52A、53とを有し、前記利得制御手段は、所定入力レベルの高周波信号が入力された場合における受信レベル信号のレベルをチャンネル毎に所定直流レベルに設定する。

【効果】 多チャンネル信号を受信するCATVシステム等の受像機に極めて好適となる。



(2)

【特許請求の範囲】

【請求項1】 高周波信号を増幅してこれを中間周波信号に変換するチューナーと、前記チューナーより出力される中間周波信号を増幅する中間周波増幅回路とを有する受信機の利得を制御するAGC回路であって、前記高周波信号の入力レベルに応じたレベルを有する受信レベル信号を出力する受信レベル信号生成手段と、前記受信レベル信号のレベルに基づいて前記チューナー及び／または前記中間周波増幅回路の利得を変化せしめる利得制御手段とを有し、前記利得制御手段は、所定入力レベルの前記高周波信号が入力された場合における前記受信レベル信号のレベルをチャンネル毎に所定直流レベルに設定することを特徴とするAGC回路。

【請求項2】 前記利得制御手段は、所定入力レベルの前記高周波信号が入力された場合における前記受信レベル信号のレベルと前記所定直流レベルとの差に応じた制御データをチャンネル毎に記憶する記憶手段と、前記記憶手段から前記チューナーにおいて選局されたチャンネルに対応する前記制御データを読み出しこの読み出した制御データに応じて前記受信レベル信号の直流レベルを変化させるレベル調整手段とを有することを特徴とする請求項1記載のAGC回路。

【請求項3】 高周波信号を増幅してこれを中間周波信号に変換するチューナーと、前記チューナーより出力される中間周波信号を増幅する中間周波増幅回路とを有する受信機の利得を制御するAGC回路であって、前記高周波信号の入力レベルに応じたレベルを有する受信レベル信号を出力する受信レベル信号生成手段と、前記受信レベル信号のレベルに基づいて前記チューナー及び／または前記中間周波増幅回路の利得を変化せしめる利得制御手段とを有し、前記利得制御手段は、所定入力レベルの前記高周波信号が入力された場合における前記受信レベル信号のレベルと前記所定直流レベルとの差に応じた制御データを1の所定チャンネルにつき記憶する記憶手段を含み、指定チャンネルとともに発せられた選局指令に応答して前記記憶手段から前記所定チャンネル及び前記制御データを読み出し前記チューナーにおいてこの読み出した所定チャンネルを選局しかつその読み出した制御データに応じて前記受信レベル信号の直流レベルを変化させこのときの前記受信レベル信号のレベルを保持した後前記チューナーにおいて前記指定チャンネルを選局しこのときの前記受信レベル信号のレベルを前記所定チャンネルの選局時において保持した前記受信レベル信号のレベルと一致させるべく前記受信レベル信号の直流レベルを変化させることを特徴とするAGC回路。

【請求項4】 前記利得制御手段は、前記所定チャンネルの選局時において保持した前記受信レベル信号のレベルと前記指定チャンネルの選局時における前記受信レベル信号のレベルとの差に応じた制御データをチャンネル毎に記憶する記憶手段と、この記憶手段から前記チュー

ナーにおいて選局されたチャンネルに対応する前記制御データを読み出しこの読み出した制御データに応じて前記受信レベル信号の直流レベルを変化させるレベル調整手段とを有することを特徴とする請求項3記載のAGC回路。

【請求項5】 前記所定入力レベルは、AGC開始レベルであり、前記所定直流レベルは、AGC開始レベルを決定するスレッシュホルドレベルであることを特徴とする請求項1, 2, 3, または4記載のAGC回路。

10 【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、AGC (Automatic Gain Control) 回路に関し、特に複数のチャンネル信号を受信する受信機のAGC回路に関する。

【0002】

【従来の技術】 AGC回路は、受信電波または入力信号の強弱に応じて例えば受像機の利得を制御し常に一定の映像検波出力を得て、コントラスト等の変動を少なくする働きをするものである。かかるAGC回路の一般的な構成が図1に示される。

20 【0003】 図1において、チューナー回路1は、CATV (Cable Television) システムのセンター局からケーブルを介して端子1tに供給される高周波のテレビ信号（以下、RF信号と称する）を増幅する高周波増幅回路10と、所定周波数信号を発生する局部発振回路11と、増幅されたRF信号に所定周波数信号を混合して中間周波信号に変換する混合回路12とからなる。チューナー回路1によって得られた中間周波信号は、中間周波増幅回路2に供給される。中間周波増幅回路2は、供給された中間周波信号を増幅するとともに、音声中間周波信号を取り出し、増幅した映像中間周波信号を映像検波回路3に供給する。映像検波回路3は、供給された映像中間周波信号から合成映像信号を取り出し、映像増幅回路4に供給する。映像増幅回路4は、供給された合成映像信号のうち、輝度信号を増幅して図示せぬカラー受像管のカソードに加えるとともに、搬送色信号を図示せぬ色再生回路に、同期信号を図示せぬ同期回路に送り込む。なお、端子1tには、センター局からのケーブルを通じたテレビ信号の他に、アンテナにより受信されたテレビ信号を供給することもできる。

40 【0004】 AGC回路5は、例えば映像増幅回路4に供給される合成映像信号の一段目増幅出力に基づき端子1tにおけるRF信号の入力レベルに応じたレベルを有するAGC検波信号を出力するAGC検波回路51と、このAGC検波信号を直流増幅して中間周波増幅回路2へのAGC信号（以下、IF・AGC信号と呼ぶ）を出力するIF・AGC増幅回路52と、このIF・AGC増幅回路52の出力に基づいてチューナー回路1における高周波増幅回路10へのAGC信号（以下、RF・AGC信号と呼ぶ）を出力するRF・AGC増幅回路53と

50

(3)

からなる。このAGC回路5によって得られた各AGC信号に応じて、高周波増幅回路10及び中間周波増幅回路2の利得が制御される。

【0005】このような構成を有するAGC回路においては、基本的には、端子1tにおけるRF信号の入力レベルが大きくなると、AGC検波回路51の出力AGC検波信号もレベルが大となり、これに応じてIF・AGC増幅回路52及びRF・AGC増幅回路53は、中間周波増幅回路2及び高周波増幅回路10の利得を下げるべくIF・AGC信号及びRF・AGC信号のレベルを変化させ、また、端子1tにおけるRF信号の入力レベルが小さくなると、AGC検波回路51の出力AGC検波信号もレベルが小となり、これに応じてIF・AGC増幅回路52及びRF・AGC増幅回路53は、中間周波増幅回路2及び高周波増幅回路10の利得を上げるべくIF・AGC信号及びRF・AGC信号のレベルを変化させる。これにより、端子1tにおけるRF信号の入力レベルが変化しても常に安定した映像信号及び音声信号が得られるのである。

【0006】ところで、いわゆる遅延型AGCシステムにおいては、各AGC信号のレベルを、端子1tにおけるRF信号の入力レベルEに対し、大略図2の如く変化させる。図2において、実線 V_{RF} は、RF・AGC信号のレベルすなわち電圧Vの特性を示しており、実線 V_{IF} は、IF・AGC信号のレベルすなわち電圧Vの特性を示している。これら特性より、各AGC信号は、所定のRF信号入力レベルE0までは基準電圧値のまま変化せず、所定のRF信号入力レベルE0を越えるとその入力レベルに略比例して変化することが分かる。

【0007】このように各AGC信号のレベルを変化させるには、端子1tにおけるRF信号の入力レベルに応じたレベルを有するAGC検波信号に基づいてなされる。すなわち図2に実線 V_{DET} で示される如きそのAGC検波信号のレベルすなわち電圧Vは、RF信号入力レベルEに略比例するとともに、IF・AGC増幅回路52が有するかかるAGC検波信号のレベル V_{DET} に対するスレッシュホールドレベル V_{th} によって端子1tにおけるRF信号の入力レベルが所定のRF信号入力レベルE0より小さいか否か（或いは大きい）が検知される。AGC検波信号レベル V_{DET} がスレッシュホールドレベル V_{th} より小さい（または以下の）場合は出力すべき各AGC信号のレベル V_{RF} 、 V_{IF} を一定に保ち、AGC検波信号レベル V_{DET} がスレッシュホールドレベル以上の（またはスレッシュホールドレベルを越えた）場合は出力すべき各AGC信号のレベル V_{RF} 、 V_{IF} をそのAGC検波信号のレベル V_{DET} に略比例して変化させるのである。かかるスレッシュホールドレベル V_{th} は、IF・AGC増幅回路52の設計時において決定されるものである。

【0008】また、図2には端子1tにおけるRF信号の入力レベルEに対する本受像機の利得Gが実線 G_{sum}

によって示されており、上記2つのAGC信号による制御によって、所定のRF信号入力レベルE0を越えるとAGC動作が開始されて利得が減少することが分かる。これは、所定のRF信号入力レベルE0までの比較的弱い信号の入力のときは受像機を最大感度で働かせて、S/N比の良い画像を得るとともに、所定のRF信号入力レベルE0以上の比較的強い信号の入力のときは受像機の利得を抑え、混変調歪が生じないようにするためである。

10 【0009】この図2の特性を満足すべく、図1におけるAGC回路5が構成される訳であるが、AGC動作が開始するRF信号入力レベルE0を当該回路に設定するのに、次のような調整操作が行われていた。先ず、チューナー回路1によってある特定のチャンネルを選局する。次にセンター局とを繋ぐケーブルに代えて、RF信号発生器6の出力端を端子1tに接続する。RF信号発生器6は、かかるCATVシステムにおけるセンター局から供給されるテレビ信号と同様の形態のRF信号を発生するものであり、本受像機の外部機器として存在する。そしてこのRF信号発生器6は、AGC動作を開始させたいレベルすなわち上記所定のRF信号入力レベルE0に相当するレベルのRF信号を高周波増幅回路10に供給する。

【0010】このとき現れるAGC検波信号のレベルが図3の如くスレッシュホールドレベル V_{th} よりも大きく電圧 V_a であると、端子1tへ入力レベルの変動する実際のRF信号が供給された場合におけるAGC検波信号のレベルは、正しいAGC検波信号のレベル特性を示す実線 V_{DET} を当該電圧レベルVの正方向にシフトした破線 V_{DETa} の如き特性となる。この破線 V_{DETa} の特性を有するAGC検波信号によれば、そのレベルは実線 V_{DET} よりも高めであるので、端子1tにおけるRF信号入力レベルの小さいうちからスレッシュホールドレベル V_{th} に達することとなる。これにより、AGC動作が開始されるRF信号入力レベルはE0からEaに変移し、そしてRF・AGC信号のレベルも破線 V_{RFa} の如く実線 V_{RF} が示す理想とする特性よりも早く立ち上がる。これは丁度その実線 V_{RF} をRF信号入力レベルEの負方向にシフトした形となる。

40 【0011】一方、現れるAGC検波信号のレベルが図3の如くスレッシュホールドレベル V_{th} よりも小さく電圧 V_b であると、端子1tへ入力レベルの変動する実際のRF信号が供給された場合にはAGC検波信号のレベルは、正しいAGC検波信号のレベル特性を示す実線 V_{DET} を当該電圧レベルVの負方向にシフトした破線 V_{DEtb} の如き特性となる。この破線 V_{DEtb} の特性を有するAGC検波信号によれば、そのレベルは実線 V_{DET} よりも低めであるので、端子1tにおけるRF信号入力レベルが相当大きくなって初めてスレッシュホールドレベル V_{th} に達することとなる。これにより、AGC動作が開始さ

(4)

れるRF信号入力レベルはE0 からEb に変移し、そしてRF・AGC信号のレベルも破線 V_{RFb} の如く実線 V_{RF} が示す理想とする特性よりも遅く立ち上がる。これは丁度その実線 V_{RF} をRF信号入力レベルEの正方向にシフトした形となる。

【0012】なお、IF・AGC信号についても同様のことが言える。このように、特定チャンネル選局時に所定入力レベルのRF信号がチューナー回路1に供給された場合におけるAGC検波信号のレベルによってAGC信号の立ち上がりが決定されるので、この場合において現れるAGC検波信号のレベルがスレッシュホールドレベル V_{th} よりも大きいにしろ小さいにしろ当該スレッシュホールドレベル V_{th} にするようIF・AGC増幅回路52内においてAGC検波信号のレベルを調整し設定する。この設定により、端子1tへ入力レベルの変動する実際のRF信号が供給された場合におけるAGC検波信号は、実線 V_{DET} の如き特性となり、そしてRF・AGC信号も実線 V_{RF} の如き特性となる。設定後はセンター局からのケーブルを端子1tに接続し、この特定チャンネル選局時に設定したAGC検波信号レベルに基づいて他のチャンネル選局時においてもAGC動作がなされることとなる。

【0013】しかしながら、上記AGC回路においては、AGC動作を開始させたい所定のRF信号入力レベルE0が、特定のチャンネルでのみ設定されるので、他のチャンネルでは、受信機内におけるトランジスタ等の素子の特性や段間結合等によって生じるチャンネル間レベル偏差により、そのAGC特性が変動してしまう。一般に、受信周波数の高いチャンネルでは、トランジスタ等の素子の特性や段間結合等によりチューナー回路1自体の利得が減少する。これに従い、映像増幅回路4に供給される合成映像信号のレベルも小さくなるので、AGC検波回路51の出力AGC検波信号も図4に示される如く、理想特性たる実線 V_{DET} を下回る破線 V_{DET1} のような特性となる。これにより、AGC動作の開始するRF信号入力レベル（以下、AGC開始レベルと称する）は、同図に示されるように、それよりも低い受信周波数のチャンネルにおいて設定したレベルE0からレベルE1へと変移し、RF・AGC信号は V_{RF} の如き特性となる。よって、チューナー回路1の利得も受信周波数の低いチャンネル時のG0から受信周波数の高いチャンネル時のG1へと変化し、結局、図の斜線部分に相当する分だけチューナー回路1の入力レベルが上昇することとなり、受信周波数の高いチャンネルでは、チューナー回路1における歪が多発してしまう、という問題が起こる。

【0014】特に、CATVシステムにおいては、センター局から広帯域の多チャンネル信号が伝送されており、この広帯域多チャンネル信号を受信する広帯域受信機では、このような問題が顕著である。例えば、受信周波数の最も低いチャンネルでAGC開始レベルを設定す

ると、それよりも数段高い受信周波数のチャンネルでは、受信周波数の高い分だけ上述の如くチューナー回路1の入力レベルが上昇するので、きわめて大きな歪が発生することとなる。すなわち、AGC開始レベルを設定したチャンネルの受信周波数と当該選局チャンネルの受信周波数との格差が大きい程、チャンネル相互のAGC特性が異なってくるのである。

【0015】

【発明が解決しようとする課題】本発明は、上述した点に鑑みてなされたものであり、その目的とするところは、受信機内におけるトランジスタ等の素子の特性や段間結合等によって生じるチャンネル間レベル偏差に拘らず、常に一定なAGC開始レベルを有するAGC回路を提供することにある。

【0016】

【課題を解決するための手段】本発明によるAGC回路は、高周波信号を増幅してこれを中間周波信号に変換するチューナーと、前記チューナーより出力される中間周波信号を増幅する中間周波増幅回路とを有する受信機の利得を制御するAGC回路であって、前記高周波信号の入力レベルに応じたレベルを有する受信レベル信号を出力する受信レベル信号生成手段と、前記受信レベル信号のレベルに基づいて前記チューナー及び／または前記中間周波増幅回路の利得を変化せしめる利得制御手段とを有し、前記利得制御手段は、所定入力レベルの前記高周波信号が入力された場合における前記受信レベル信号のレベルをチャンネル毎に所定直流レベルに設定することを特徴としている。

【0017】また、本発明によるAGC回路は、高周波信号を増幅してこれを中間周波信号に変換するチューナーと、前記チューナーより出力される中間周波信号を増幅する中間周波増幅回路とを有する受信機の利得を制御するAGC回路であって、前記高周波信号の入力レベルに応じたレベルを有する受信レベル信号を出力する受信レベル信号生成手段と、前記受信レベル信号のレベルに基づいて前記チューナー及び／または前記中間周波増幅回路の利得を変化せしめる利得制御手段とを有し、前記利得制御手段は、所定入力レベルの前記高周波信号が入力された場合における前記受信レベル信号のレベルと前記所定直流レベルとの差に応じた制御データを1の所定チャンネルにつき記憶する記憶手段を含み、指定チャンネルとともに発せられた選局指令に回答して前記記憶手段から前記所定チャンネル及び前記制御データを読み出し前記チューナーにおいてこの読み出した所定チャンネルを選局しかつその読み出した制御データに応じて前記受信レベル信号の直流レベルを変化させこのときの前記受信レベル信号のレベルを保持した後前記チューナーにおいて前記指定チャンネルを選局しこのときの前記受信レベル信号のレベルを前記所定チャンネルの選局時において保持した前記受信レベル信号のレベルと一致させる

(5)

べく前記受信レベル信号の直流レベルを変化させることを特徴としている。

【0018】

【作用】本発明によるAGC回路は、供給される高周波信号の入力レベルを示す受信レベル信号に基づいてチューナー及び／または中間周波増幅回路の利得を変化せしめる利得制御手段によって、所定入力レベルの高周波信号が入力された場合における受信レベル信号のレベルをチャンネル毎に所定直流レベルに設定する。

【0019】本発明によるAGC回路は、供給される高周波信号の入力レベルを示す受信レベル信号に基づいてチューナー及び／または中間周波増幅回路の利得を変化せしめる利得制御手段によって、所定入力レベルの前記高周波信号が入力された場合における受信レベル信号のレベルと所定直流レベルとの差に応じた制御データを1の所定チャンネルにつき記憶しておき、指定チャンネルとともに発せられた選局指令に回答してその記憶しておいた所定チャンネル及び制御データを読み出しチューナーにおいてこの読み出した所定チャンネルを選局しかつその読み出した制御データに応じて受信レベル信号の直流レベルを変化させこのときの受信レベル信号のレベルを保持した後チューナーにおいて指定チャンネルを選局しこのときの受信レベル信号のレベルを所定チャンネルの選局時において保持した受信レベル信号のレベルと一致させるべく受信レベル信号の直流レベルを変化させる。

【0020】

【実施例】以下、本発明を図面を参照して詳細に説明する。図5は、本発明による一実施例のAGC回路の構成を示す受像機のブロック図であり、図1と同等な部分には同一の符号が付されている。図5において、IF・AGC増幅回路52Aは、図1と異なりD/Aコンバータ54から供給される信号によりAGC開始レベルを調整可能とする構成となっている。IF・AGC増幅回路52Aはまた、中間周波増幅回路2に供給するためのIF・AGC信号に応じた信号をA/Dコンバータ55に供給する構成となっている。D/Aコンバータ54の入力デジタル信号は、CPU56より転送されるものであり、A/Dコンバータ55の出力デジタル信号は、CPU56に転送される。CPU56は、後述するAGC開始レベル設定データを記憶するためのメモリ57及びユーザの指令を受け付けるための入力部58を擁し、また、選局動作を制御するための制御信号をチューナー回路1へインターフェイス回路59を介して供給する。

【0021】また、図6は、この回路の要部をさらに詳しく示したものであり、図5と同等な部分には同一の符号が付されている。図6において、映像増幅回路4に供給される合成映像信号の一段目増幅出力をなすトランジスタQ1のエミッタ出力信号が、抵抗を介してAGC検波回路51における検波トランジスタQ2のベースに供

給される。この検波トランジスタQ2のエミッタは一端が接地される抵抗と一端が給電される抵抗との接続中点に接地され、そのコレクタには一端の接地された抵抗R1の他端と、ダイオードD1のカソードとが接続されている。ダイオードD1のアノードはフライバックトランスTの一端に接続され、フライバックトランスTの他端はコンデンサC1を介して接地されかつ抵抗R2を介してIF・AGC増幅回路52Aの増幅トランジスタQ3のベースに接続される。増幅トランジスタQ3のベースはまた、抵抗を介して電源と接続され、また制御信号に応じたレベルの定電圧を発生する可変電圧回路521が接続されている。可変電圧回路521の入力制御信号は、先の図5におけるD/Aコンバータ54より供給される。増幅トランジスタQ3のコレクタは、抵抗を介して給電されるとともに、その出力電圧は中間周波増幅回路2における例えば1段目及び2段目増幅トランジスタQ4及びQ5のベースに印加される。増幅トランジスタQ3のベース入力電圧はまた、先の図5におけるA/Dコンバータ55に導出される。増幅トランジスタQ3のエミッタは、抵抗を介して接地されており、そのエミッタ出力信号はRF・AGC増幅回路53の増幅トランジスタQ6のベースに供給される。増幅トランジスタQ6のエミッタは抵抗を介して接地され、コレクタは抵抗を介して給電され、そのコレクタ出力信号がチューナ回路10における高周波増幅トランジスタの制御端に供給される。

【0022】この図6における回路の基本的な動作を簡単に説明するに、この回路はキード型AGC回路と呼ばれており、検波トランジスタQ2のベースには映像増幅回路4におけるトランジスタQ1のエミッタから負極性の合成映像信号が加えられており、コレクタにはフライバックトランスTから正極性の水平パルスが加えられている。検波トランジスタQ2は、コレクタに加わる水平パルスが電源となり、水平パルスが加わったときのみ導通する。要するに、合成映像信号の水平同期信号の期間のみ導通し、コレクタ電流が図の点線の矢印の方向に流れ、コンデンサC1をアースに対してp点が負になるよう充電する。この負電圧は、検波トランジスタQ2のベース入力信号の大きさによって変化する。

【0023】検波トランジスタQ2のベースに加わる合成映像信号が大きい場合はコンデンサC1の充電量が増加するが、この充電量に応じた電圧は抵抗R2を通してIF・AGC増幅回路52Aにおける増幅トランジスタQ3のベースに印加されているため、増幅トランジスタQ3のベース電圧が下がり、増幅トランジスタQ3のコレクタ電流が減少してq点の電圧は上昇する。すると、映像中間周波増幅回路2における中間周波増幅トランジスタQ4及びQ5のコレクタ電流が増加して、当該回路の利得が下がる。また、q点の電圧が上昇すると同時に増幅トランジスタQ3のエミッタ電圧は下がり、RF・

(6)

AGC増幅回路53における増幅トランジスタQ4のコレクタ電流が減少してr点の電圧は上昇する。この電圧がRF・AGC信号となってチューナー回路1の高周波増幅回路10に供給され当該回路の利得が下がる。

【0024】一方、映像増幅回路4に供給される合成映像信号が小さくなった場合は、上述の動作の逆となり、中間周波増幅回路2及び高周波増幅回路10の利得を増加させる方向に働く。ここで、増幅トランジスタQ3のベース入力電圧 V_{DETA} は、先の従来例において説明した如きAGC検波信号を担うものであり、また、IF・AGC増幅トランジスタQ3及びその周辺回路により上記スレッシュホールドレベル V_{th} が定められる。さらに可変電圧回路521は、かかるAGC検波信号の直流レベルを制御するものであり、D/Aコンバータ54からの制御信号 V_{CNTA} に応じた直流レベルをAGC検波信号に与えている。

【0025】次に、この図5及び図6の如き構成の受像機においてなされるAGC開始レベルの設定動作につき説明する。図7は、かかるAGC開始レベルの設定動作のためにCPU56が実行する処理手順の一例を示すフローチャートである。図7において、端子1tにRF信号発生器6の出力端を接続し全てのチャンネルに対して設定したいAGC開始レベル（例えば73dBμ）に相当する所定レベルのRF信号が供給された後、入力部58より当該設定すべきチャンネル番号とともに当ルーチンの実行指令が発せられると、CPU56は、先ずAGC検波信号 V_{DETA} の直流レベルを初期化すべく、可変電圧回路521へ供給すべき制御信号 V_{CNTA} の元となるデータ V_{CNTD} （制御信号データ）を最小レベルを示すデータ V_{min} に設定する（ステップS0）。

【0026】そして、チューナー回路1に対して先にRF信号発生器6に設定したチャンネルと同じチャンネルの選局制御を行う（ステップS1）。かかるステップにおいて、CPU56は、そのAGC開始レベルを設定すべきチャンネルを選局するための制御信号をインターフェイス回路59を介してチューナー回路1へ供給する。チューナー回路1が選局動作を終了すると、受像機は、ある1つのチャンネルのAGC開始レベルのRF信号を受信し、また最小レベルデータ V_{min} に基づくAGC検波信号がAGC検波回路51より出力され、かくしてこれらに応じた音声信号及び映像信号を出力する状態となる。

【0027】次いでCPU56は、このときのAGC検波信号 V_{DETA} のレベルをA/Dコンバータ55を介してデータ V_{DETD} として読み込む（ステップS2）。そしてそのデータ V_{DETD} のレベルが上記スレッシュホールドレベル V_{th} に相当するデータ V_{thD} のレベルに等しいか否かを判別する（ステップS3）。ステップS3において、CPU56は、データ V_{DETD} のレベルがデータ V_{thD} のレベルに等しくないと判別すると、AGC検波信号 V_{DETA}

の直流レベルを増加させるべく、可変電圧回路521へ供給すべき制御信号データ V_{CNTD} を所定単位量 ΔV_{CNTD} だけ増加させ（ステップS4）、ステップS2に移行する。

【0028】例えば、図8の如くAGC開始レベル $E0$ 及びスレッシュホールドレベル V_{th} の下、ステップS0においてデータ V_{min} に初期化された可変電圧回路521の入力制御信号データ V_{CNTD} に対応するAGC検波信号 V_{DETA} のレベルが電圧 $V1$ であるとすれば、以後、ステップS4を経る度にかかる制御信号データ V_{CNTD} が、 $V_{CNTD} + \Delta V_{CNTD}$, $V_{CNTD} + 2\Delta V_{CNTD}$, $V_{CNTD} + 3\Delta V_{CNTD}$, ……と ΔV_{CNTD} ずつ増加し、これに対応してステップS2において読み込まれるAGC検波信号 V_{DETA} のレベルも $V2$, $V3$, $V4$, ……と変化していくこととなる。この図からも明らかとなるように、ステップS2, S3, S4のフローを繰り返すことによってAGC検波信号 V_{DETA} のレベルはだんだんとスレッシュホールドレベル V_{th} に近づいていき、最終的にはステップS3においてAGC検波信号 V_{DETA} のレベルがスレッシュホールドレベルデータ V_{th} と等しいと判別した場合にその繰り返しフローを脱するのである。

【0029】そしてそのときの制御信号データ V_{CNTD} をAGC開始レベル設定データとしてステップS1において選局したチャンネルとともにメモリ57に記憶する（ステップS5）。なお、図8におけるAGC検波信号 V_{DETA} は、図6の回路図に従い、レベルが負極性となっており、電圧 V の増加方向はAGC検波信号 V_{DETA} のレベルの減少方向に対応している。つまりAGC検波信号 V_{DETA} のレベルが大きくなると電圧が下がる。

【0030】こうしてステップS1で選局した1のチャンネルにおけるAGC開始レベル設定データが記憶されるのである。上記ステップS0ないしS5のフローによるルーチンは、ユーザが設定しようとするチャンネル毎に呼び出され、呼び出された各チャンネルに対応したAGC開始レベル設定データがその設定チャンネルとともにメモリ57に記憶されることとなる。かかるルーチンを呼び出す際には、上述したように、端子1tにRF信号発生器6の出力端を接続した状態で設定したいAGC開始レベルに相当する所定レベルのRF信号を供給する必要がある。

【0031】必要な全てのチャンネルにおけるAGC開始レベルの設定が終了した後、RF信号発生器6の出力端に代えて、端子1tにセンター局からのケーブルを接続して当該受像機の実際の使用が可能となる。かかるAGC開始レベルの設定済み受像機においては、受像機が選局したチャンネルに対応するAGC開始レベル設定データがメモリ57から読み出される。そして、その読み出されたデータを制御信号データ V_{CNTD} としてD/Aコンバータ54に転送し、D/Aコンバータ54がこのデータをアナログの制御信号 V_{CNTA} に変換して可変電圧回

(7)

路521へ供給する。可変電圧回路521は、供給されたこのAGC開始レベル設定データに対応する制御信号に応じてAGC検波信号の直流レベルを決定する。このように、選局チャンネル毎にAGC検波信号の直流レベルが調整されるので、選局チャンネルが変わってもAGC開始レベルを常に一定に保つことができ、上述の如き従来例において問題となったチャンネル間レベル偏差の影響は受けることがないのである。

【0032】一方、上記図5及び図6の如き構成の受信機においては、次のようにAGC開始レベルの設定動作を行うこともできる。図9は、かかるCPU56が実行するAGC回路におけるAGC開始レベルの設定処理の手順の他の例を示すフローチャートである。図9において、端子1tにRF信号発生器6の出力端を接続し全てのチャンネルに対して設定したいAGC開始レベル（例えば73dBμ）に相当する所定レベルのRF信号が供給された後、入力部58より当該設定すべきチャンネル番号とともに当ルーチンの実行指令が発せられると、CPU56は、先ず、先の図7のフロー（ステップS0ないしS5）によるルーチンを1回だけ実行する（ステップS11）。このルーチンにおいては、設定すべきチャンネルとして例えば先頭（もしくは最小）チャンネル番号がCPU56に指定される。図7において既に述べたことから明らかなように、かかるステップS11により、メモリ57には当該所定チャンネル（以下、決定チャンネルと呼ぶ）及びこのチャンネルにおけるAGC開始レベル設定データが格納されることとなる。

【0033】次にCPU56は、ユーザーからの選局指令が入力部58を介して発せられたか否かを判別する（ステップS12）。

ステップS12において、CPU56が選局指令が発せられていないと判別した場合はこのステップにおいて待機状態となる。かかる待機状態の間、ユーザーが、RF信号発生器6の出力端に代えて、端子1tにセンター局からのケーブルを接続し、端子1tに実際のRF信号を供給した後、上記決定チャンネル以外の例えばその決定チャンネルよりも1つ大きいチャンネルの選局指令を入力部58を介して発すると、CPU56は、最初に、ステップS11においてメモリ57に記憶した決定チャンネルを読み出し、読み出されたこのチャンネルの選局制御を行う（ステップS13）。これには、CPU56が、決定チャンネルを選局するための制御信号をインターフェイス回路59を介してチューナー回路1へ供給することによりなされる。チューナー回路1が選局動作を終了すると、受信機は、決定チャンネルにおける実際のRF信号を受信した状態となる。そしてCPU56は、ステップS11においてメモリ57に記憶した決定チャンネルのAGC開始レベル設定データを読み出し、D/Aコンバータ54に転送する（ステップS14）。D/Aコンバータ54は、転送されたAGC開始レベル設定データV_{CNTD}をアナログの制御信号

V_{CNTA}に変換してこれをIF・AGC増幅回路52Aにおける可変電圧回路521に供給し、可変電圧回路521は決定チャンネルに対応したこの制御信号V_{CNTA}に応じた直流レベルをAGC検波信号V_{DETA}に与えることとなる。これにより受信機は、可変電圧回路521がAGC検波信号V_{DETA}に与える直流レベルに基づく所定のAGC開始レベルにて決定チャンネルを選局した状態となる。

【0034】次いでCPU56は、この状態のときの増幅トランジスタQ3のベース電位すなわちAGC検波信号V_{DETA}をA/Dコンバータ55を介してデータV_{DETD}0として読み込み、このデータを一旦その内部メモリもしくはメモリ57において空いている記憶領域に記憶する（ステップS15）。その後CPU56は、インターフェイス回路59及びチューナー回路1をしてAGC開始レベルを設定すべきチャンネル（上記例に従えば決定チャンネルよりも1つ大きいチャンネル）を選局せしめる（ステップS16）。このとき受信機においては、可変電圧回路521がAGC検波信号V_{DETA}に上記決定チャンネル受信時の直流レベルを与えているので、既述したようなチャンネル間レベル偏差によってAGC検波信号V_{DETA}のレベルは決定チャンネル受信時における理想とするレベルよりもずれていることが予想される。CPU56は、そのときの増幅トランジスタQ3のベース電位すなわちAGC検波信号V_{DETA}をA/Dコンバータ55を介してデータV_{DETD}として読み込む（ステップS17）。そうしてこのステップS17で読み込んだAGC検波信号と、先のステップS15において読み込んで記憶しておいたAGC検波信号とをレベル比較し（ステップS18）、両者が等しくないとは判別した場合は、両者が一致するよう可変電圧回路521へ供給すべき制御信号V_{CNTA}のレベルを変化させるべく当該制御信号データV_{CNTD}を所定単位量だけ変化させ（ステップS19）、再びステップS17に移行する。従って、両者が一致するまでステップS19が繰り返される。

【0035】例えば、図10の如くAGC開始レベルE₀及びスレッシュホールドレベルV_{th}の下、ステップS11により決定チャンネル受信時のAGC検波信号のレベルは実線の如き特性となるが、ステップS13、S14及びS15によって得られる実際のRF信号入力時（RF信号入力レベルがE_xである場合）における決定チャンネル選局時のAGC検波信号のレベルは図示の如き電圧V_{DETD}0となる。そしてこの場合ステップS16及びS17によって得られる同じく実際のRF信号入力時における設定すべきチャンネル（決定チャンネルよりも1つ大きいチャンネル）選局時のAGC検波信号のレベルが図示の如き電圧V_{DETD}であり、ステップS14において読み出したAGC開始レベル設定データたる可変電圧回路521への制御信号データV_{CNTD}0であるとすれば、以後、ステップS19を経る度にかかる制御信号データ

(8)

V_{CNTD} が、 $V_{CNTD0} + \Delta V_{CNTD}$ 、 $V_{CNTD0} + 2 \Delta V_{CNTD}$ 、 $V_{CNTD0} + 3 \Delta V_{CNTD}$ 、……と ΔV_{CNTD} ずつ増加し、これに対応してステップS17において読み込まれるAGC検波信号のレベルも V_{CNTD1} 、 V_{CNTD2} 、……と変化していくこととなる。この図からも明らかとなるように、ステップS17、S18、S19のフローを繰り返すことによってAGC検波信号のレベルはだんだんと決定チャンネル選局時におけるAGC検波信号レベル V_{CNTD0} に近づいていき、最終的にはステップS18においてAGC検波信号のレベル V_{CNTD} が決定チャンネル選局時におけるAGC検波信号レベル V_{CNTD0} と判別した場合にその繰り返しフローを脱するのである。

【0036】ステップS18において、両者が等しいと判別した場合（厳密には両者が等しいとみなした場合）はそのときの制御信号データ V_{CNTD} をAGC開始レベル設定データとして、ステップS16において選局したチャンネルとともにメモリ57に記憶する（ステップS20）。なお、図8と同様、図10において、AGC検波信号のレベルは負極性となっており、電圧Vの増加方向はAGC検波信号 V_{DETA} のレベルの減少方向に対応している。つまりAGC検波信号 V_{DETA} のレベルが大きくなるとその電圧が下がる。

【0037】こうしてステップS16で選局した1のチャンネルにおけるAGC開始レベル設定データが記憶されるのである。上記ステップS13ないしS20のフローのAGC開始レベル設定処理は、ステップS12においてユーザが設定しようとするチャンネル毎に実行され、実行された各チャンネルに対応したAGC開始レベル設定データがその設定チャンネルとともにメモリ57に記憶されることとなる。かかるルーチンと呼び出す際には、先の実施例のように、端子1tに設定したいAGC開始レベルに相当する所定レベルのRF信号を供給する必要がある。本実施例によれば、チャンネル毎にAGC開始レベルを設定するのに、端子1tに設定したいAGC開始レベルに相当する所定レベルのRF信号を供給する必要があるのは、ステップS11においてなされる1つのチャンネルについてだけで、他のチャンネルにおいては実際の入力RF信号に基づいて設定することができる。従って、先の実施例に比べRF信号発生器6の操作を必要としない分簡単な制御にてAGC開始レベルの設定処理をなすことができる。また、本実施例においては、AGC検波信号レベルをあるレベル（スレッシュホールドレベルもしくは決定チャンネル選局時のAGC検波信号レベル）に設定するのに、先の実施例の如く制御信号データ V_{CNTD} を所定の最小レベル（ V_{min} ）から増加させるのではなく、決定チャンネル選局時における制御信号データ V_{CNTD0} から変化させるようにしているので、より迅速にAGC開始レベル設定データを導出することができる。さらに、本実施例においては、決定チャンネルを1つに決めていたが、これに限らず、決定チャンネル

を、AGC開始レベルを設定した直前のチャンネルに順繰りに替えていくようにしても良い。これによれば、本実施例にもまして迅速なAGC開始レベルの設定をすることができる。

【0038】必要な全てのチャンネルにおけるAGC開始レベルの設定が終了した後は、受信機が選局したチャンネルに対応するAGC開始レベル設定データがメモリ57から読み出される。そして、その読み出されたデータを制御信号データ V_{CNTD} としてD/Aコンバータ54に転送し、D/Aコンバータ54がこのデータをアナログの制御信号 V_{CNTA} に変換して可変電圧回路521へ供給する。可変電圧回路521は、供給されたこのAGC開始レベル設定データに対応する制御信号に応じてAGC検波信号の直流レベルを決定する。このように、先の実施例と同様本実施例においても、選局チャンネル毎にAGC検波信号の直流レベルが調整されるので、選局チャンネルが変わってもAGC開始レベルを常に一定に保つことができ、上述の如き従来例において問題となったチャンネル間レベル偏差の影響は受けることがないのである。

【0039】なお、上記各実施例においては、IF・AGC増幅回路52Aにおいて供給されたAGC検波信号 V_{DETA} の直流レベルを、増幅トランジスタQ3のベースと接地点との間に介在する可変電圧回路521によって調整することによって、中間周波増幅回路2へのIF・AGC信号及びチューナー回路1へのRF・AGC信号の双方のAGC開始レベルを設定する構成としたが、本発明はこれに限定されない。その他の実施例としては図11に示されるRF・AGC増幅回路53Aの如く、増幅トランジスタQ6のベースに一端が給電された抵抗の他端と上記可変電圧回路521と同様の可変電圧回路531の出力端とが接続された構成が挙げられる。図11においては図6と同等の部分に同一の符号が付されている。かかる図11の構成においては、チューナー回路1へのRF・AGC信号についてのみチャンネル毎にAGC開始レベルを設定する構成としており、IF・AGC増幅回路52における増幅トランジスタQ3のエミッタから出力されるAGC検波レベルに応じた信号の直流レベルを、可変電圧回路531によって調整することにより達成される。この可変電圧回路531を用いたAGC開始レベル設定のための制御についても、増幅トランジスタQ6のベース入力電圧をAGC検波信号 V_{DETA} としてA/Dコンバータ55に導出するとともに、可変電圧回路531の出力電圧を変えるための制御信号 V_{CNTA} をD/Aコンバータ54より供給する構成として上記図6の場合と同様に実行される。

【0040】このようにRF・AGC信号のAGC開始レベルのみをチャンネル毎に設定する構成においても、相当の効果を期待することができる。また同様に、IF・AGC信号のAGC開始レベルのみをチャンネル毎に

(9)

設定する構成においても、相当の効果を期待することができる。さらに、上記各実施例においては、ユーザーが必要とするチャンネルのみAGC開始レベルを設定したが、当システムにおいて存在する全てのチャンネルにつきAGC開始レベルを設定するのにその全てのチャンネルにつき図7または図9のフローを行わず、最小チャンネルから最大チャンネルまでの間において数チャンネル飛びの幾つかのチャンネルのみ図7もしくは図9のフローに従ったAGC開始レベルの設定を行い、それ以外のチャンネルについてはその設定した前後どちらかのチャンネルと同じAGC開始レベル設定データを記憶することで済ますこともできる。

【0041】

【発明の効果】以上詳述したように、本発明のAGC回路によれば、本発明によるAGC回路は、供給される高周波信号の入力レベルを示す受信レベル信号に基づいてチューナー及び／または中間周波増幅回路の利得を変化せしめる利得制御手段によって、所定入力レベルの高周波信号が入力された場合における受信レベル信号のレベルをチャンネル毎に所定直流レベルに設定する。また、本発明によるAGC回路は、供給される高周波信号の入力レベルを示す受信レベル信号に基づいてチューナー及び／または中間周波増幅回路の利得を変化せしめる利得制御手段によって、所定入力レベルの前記高周波信号が入力された場合における受信レベル信号のレベルと所定直流レベルとの差に応じた制御データを1の所定チャンネルにつき記憶しておき、指定チャンネルとともに発せられた選局指令に応答してその記憶しておいた所定チャンネル及び制御データを読み出しチューナーにおいてこの読み出した所定チャンネルを選局しかつその読み出した制御データに応じて受信レベル信号の直流レベルを変化させこのときの受信レベル信号のレベルを保持した後チューナーにおいて指定チャンネルを選局しこのときの受信レベル信号のレベルを所定チャンネルの選局時において保持した受信レベル信号のレベルと一致させるべく受信レベル信号の直流レベルを変化させる。このように本発明においては、チャンネル毎に所定入力レベルすなわちAGC開始レベルを設定することができるので、受信機内におけるトランジスタ等の素子の特性や段間結合等によって生じるチャンネル間レベル偏差に拘らず、常に一定なAGC開始レベルを維持することができる。そして本発明は、多チャンネル信号を受信するCATVシステム等の受信機に極めて好適となる。

【図面の簡単な説明】

【図1】従来のAGC回路の一般的構成を示すための受信機のブロック図。

【図2】図1の受信機におけるAGC回路の作用動作を説明するためのAGC及び利得特性図。

【図3】図1の受信機におけるAGC回路のAGC開始レベル設定動作を説明するためのRF・AGC及びAGC検波信号レベル特性図。

【図4】図1の受信機におけるAGC回路の作用動作の欠点を説明するためのRF・AGC及び利得特性図。

【図5】本発明による一実施例のAGC回路の構成を示すための受信機のブロック図。

10 【図6】図5の受信機における主要部を具体的に示す回路図。

【図7】図5及び図6におけるAGC回路のAGC開始レベル設定処理の手順の一例を説明するためのフローチャート。

【図8】図5及び図6におけるAGC回路のAGC開始レベル設定処理の手順の一例を図7のフローチャートとともに説明するためのAGC検波信号レベル特性図。

20 【図9】図5及び図6におけるAGC回路のAGC開始レベル設定処理の手順の他の例を説明するためのフローチャート。

【図10】図5及び図6におけるAGC回路のAGC開始レベル設定処理の手順の他の例を図9のフローチャートとともに説明するためのAGC検波信号レベル特性図。

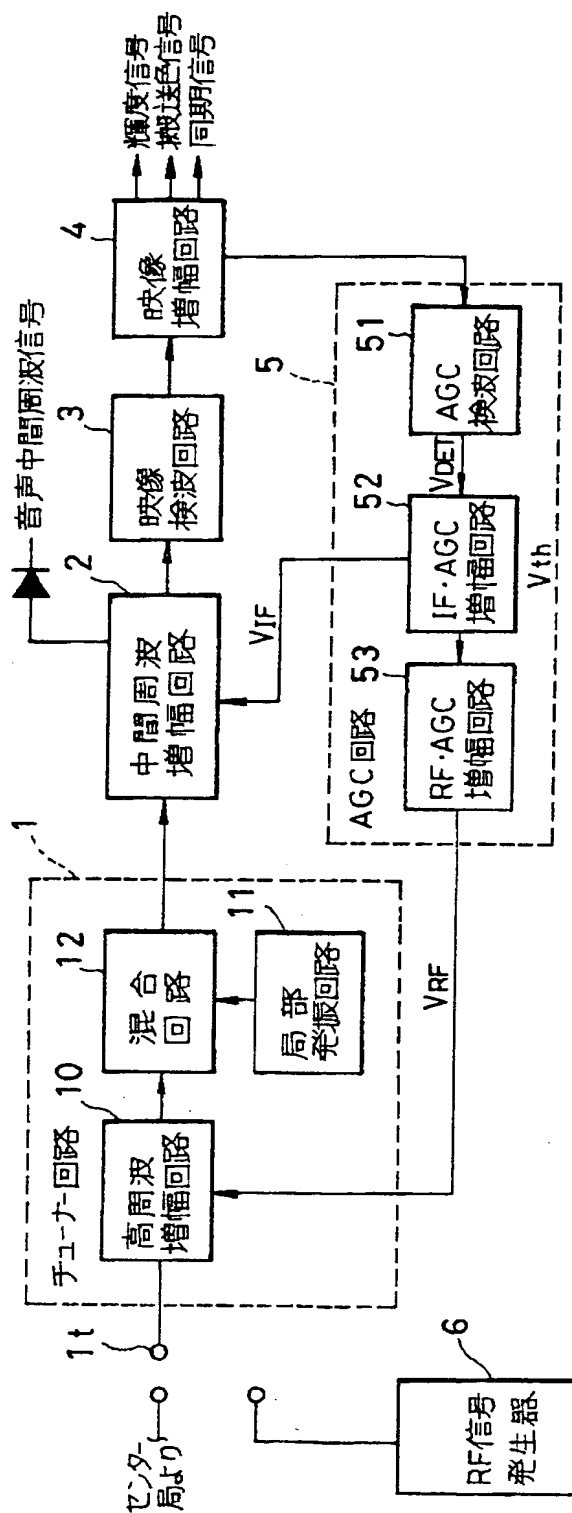
【図11】本発明によるその他の実施例を示す回路図。

【主要部分の符号の説明】

- 1 チューナー回路
- 10 高周波増幅回路
- 11 局部発振回路
- 30 12 混合回路
- 2 中間周波増幅回路
- 3 映像検波回路
- 4 映像増幅回路
- 5A AGC回路
- 51 AGC検波回路
- 52A IF・AGC増幅回路
- 521 可変電圧回路
- 53, 53A RF・AGC増幅回路
- 531 可変電圧回路
- 40 54 D/Aコンバータ
- 55 A/Dコンバータ
- 56 CPU
- 57 メモリ
- 58 入力部
- 59 インターフェイス回路

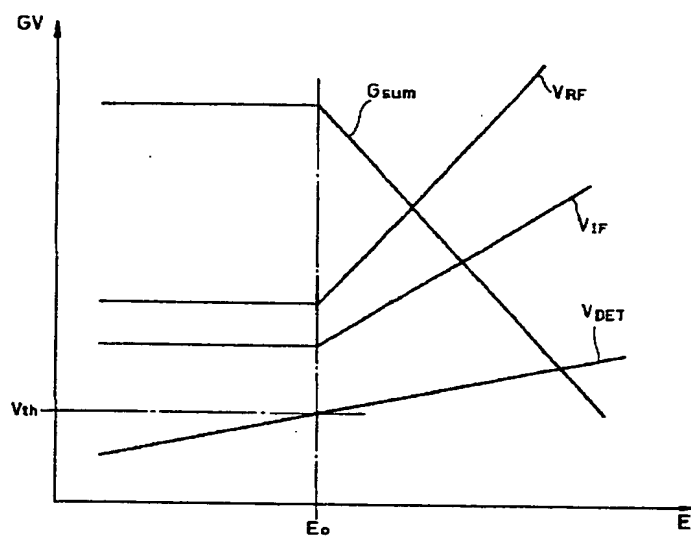
(10)

【図1】

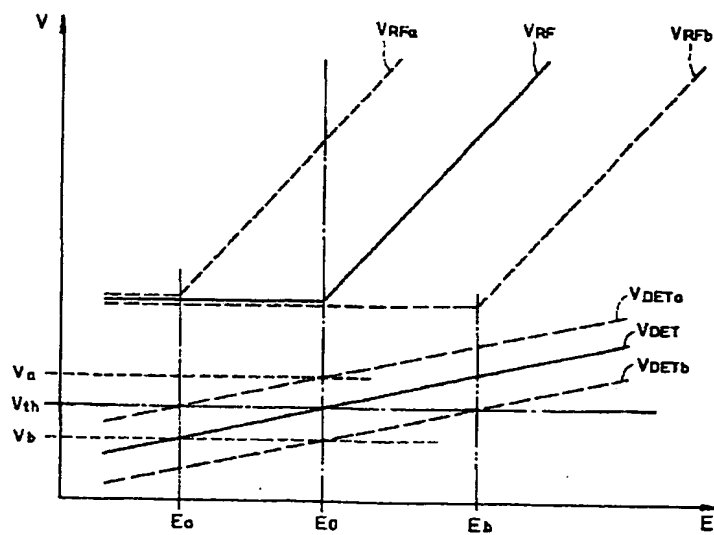


(11)

【図2】

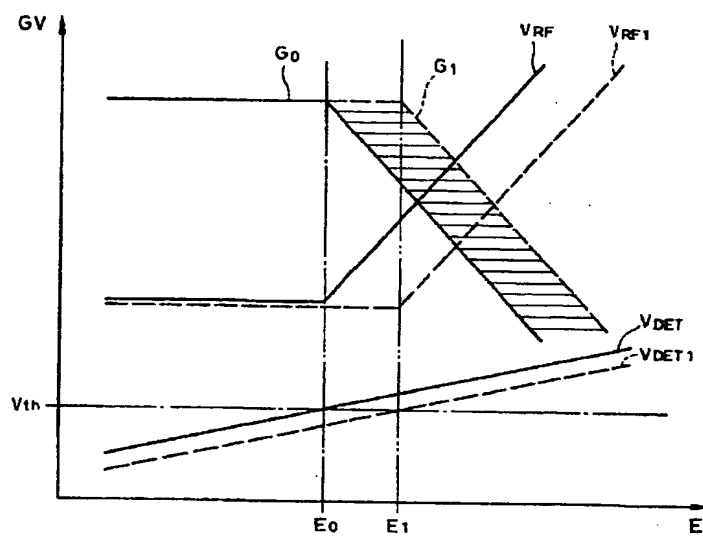


【図3】

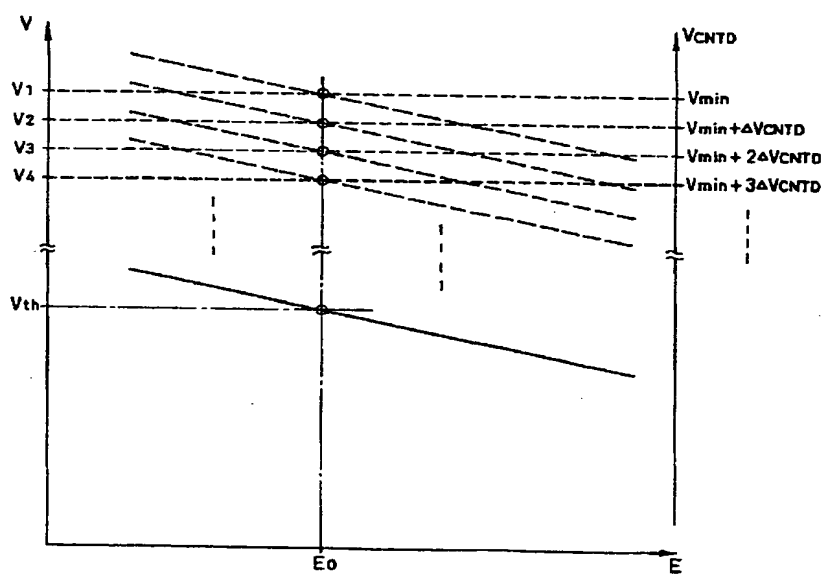


(12)

【図4】

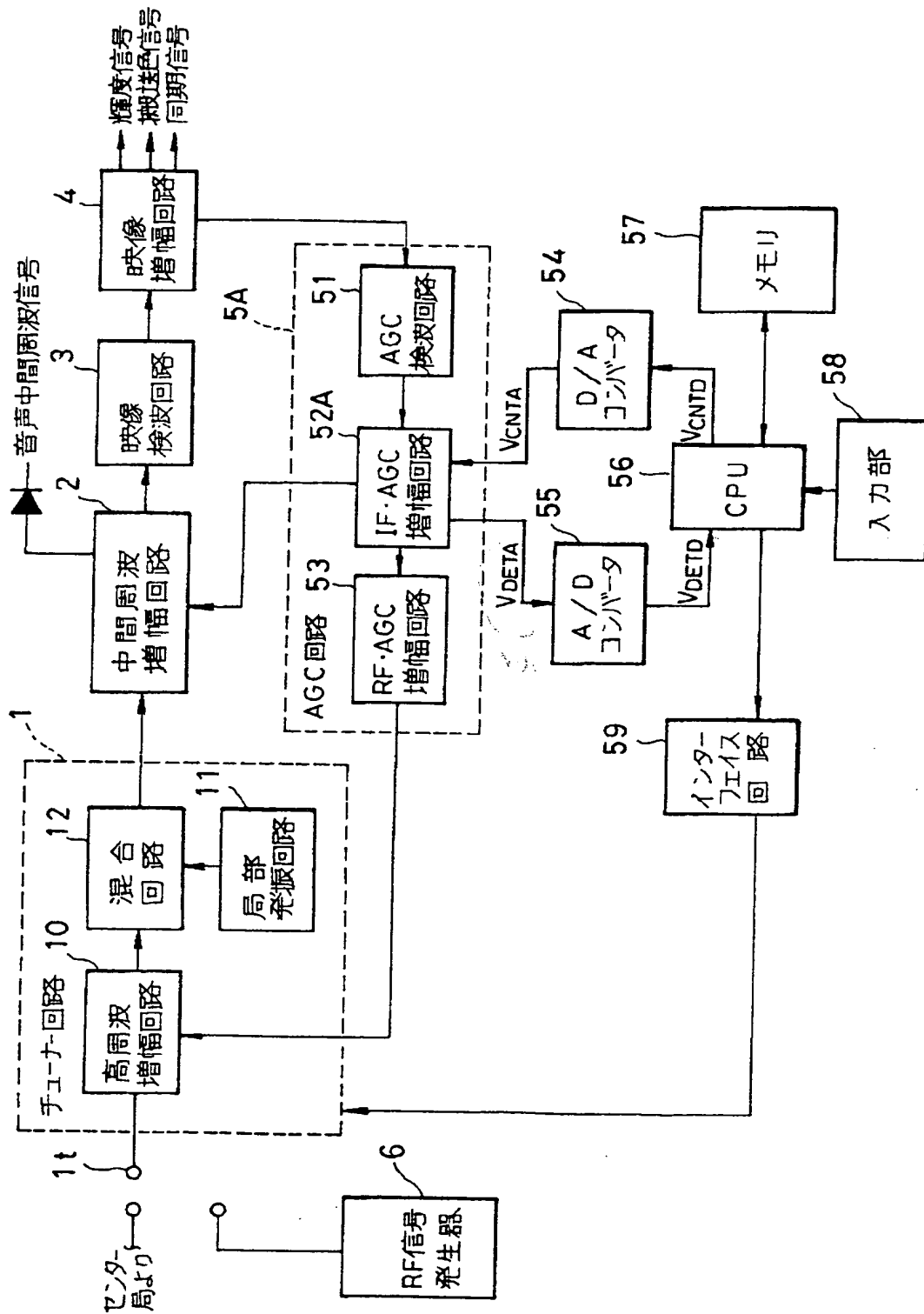


【図8】



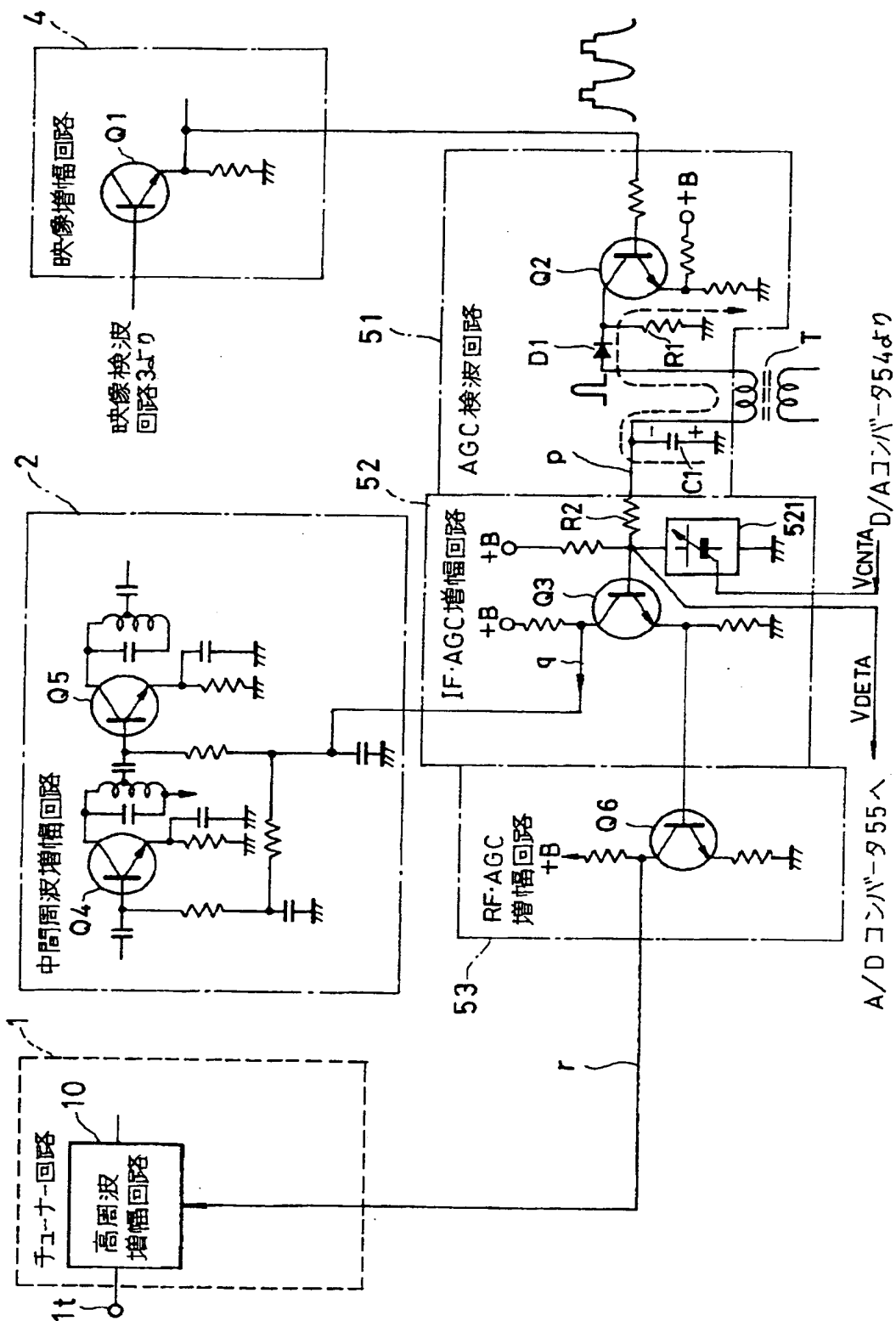
(13)

【図5】



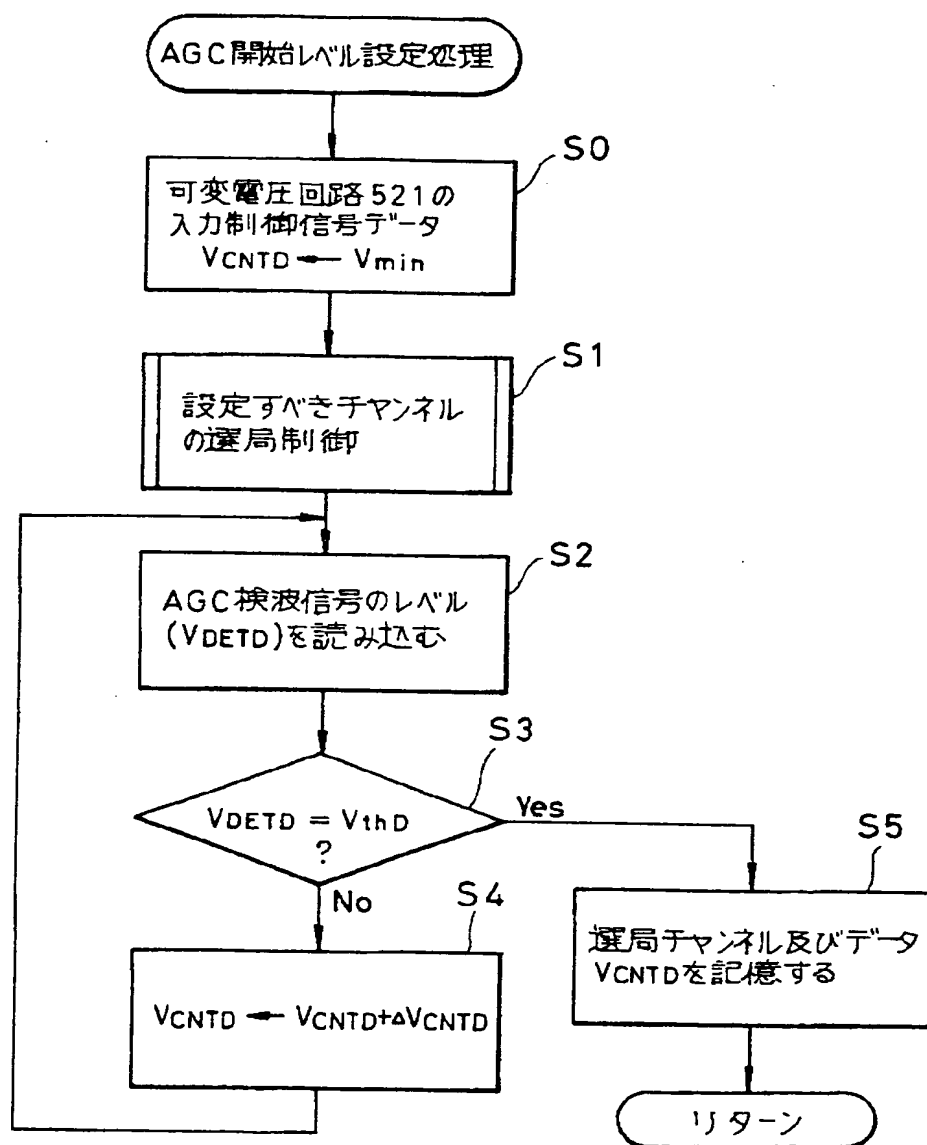
(14)

【図6】



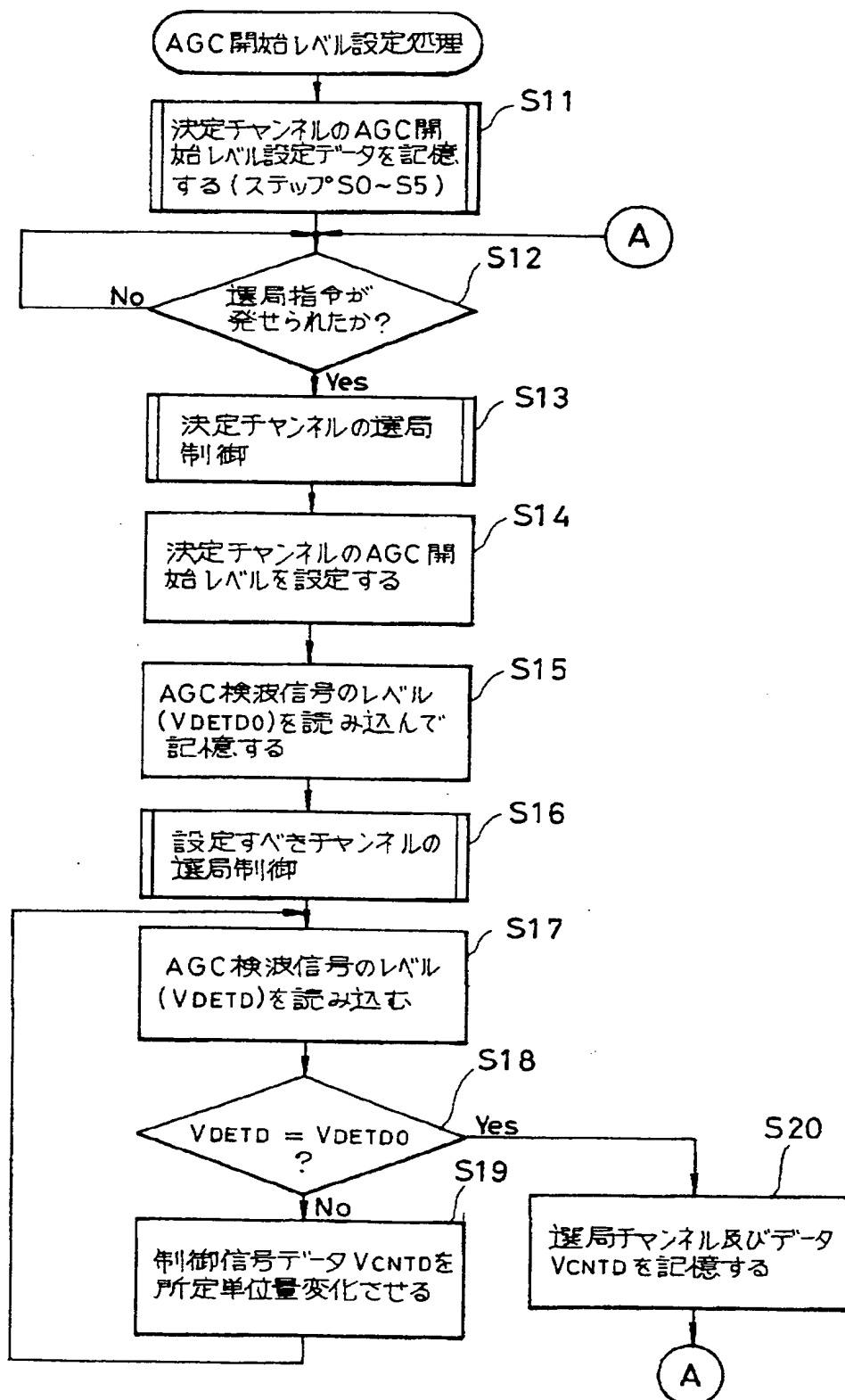
(15)

【図7】



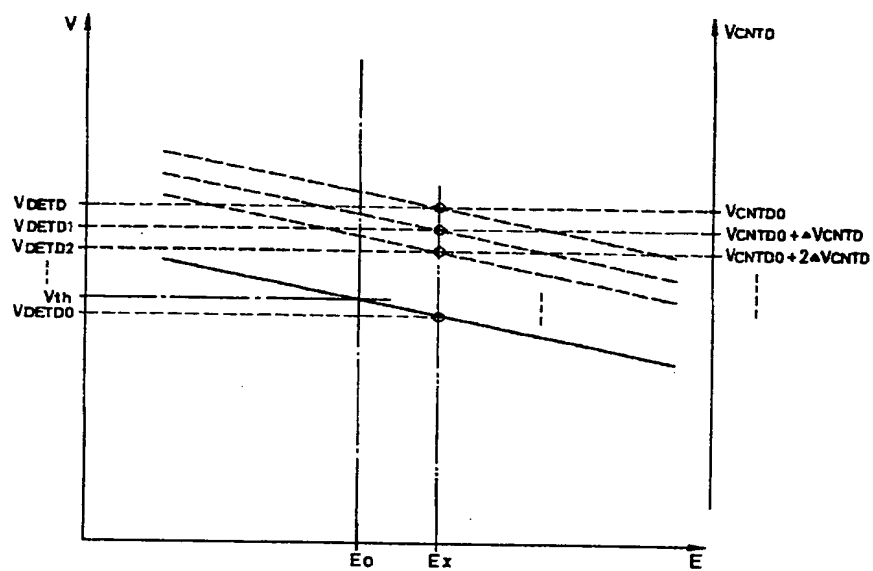
(16)

【図9】



(17)

【図10】



(18)

【図11】

